

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-003126

(43)Date of publication of application : 06.01.1999

(51)Int.Cl.

G05F 1/56
H02M 3/155

(21)Application number : 09-214860

(71)Applicant : SONY CORP

(22)Date of filing : 08.08.1997

(72)Inventor : KATOU HIRONORI
SASAKI MASAYOSHI

(30)Priority

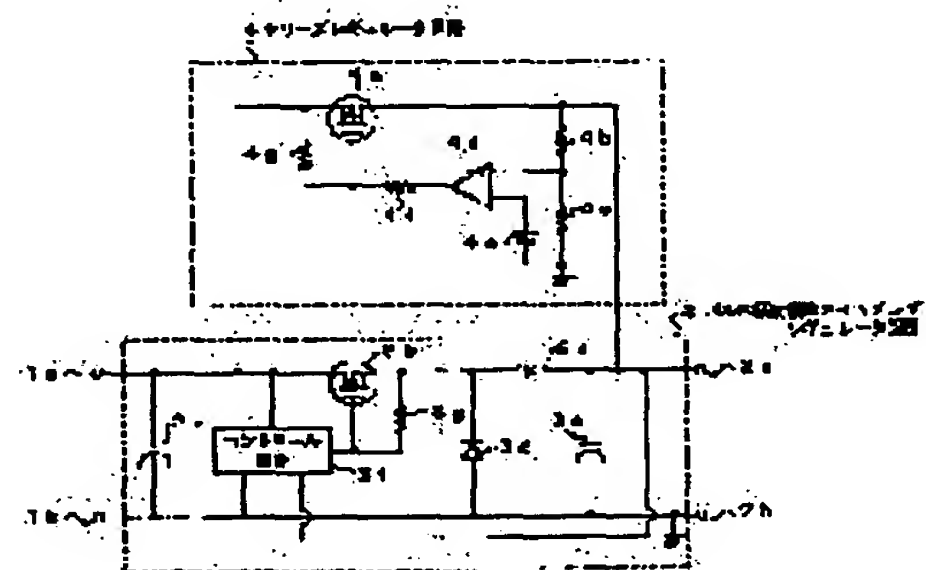
Priority number : 09100602 Priority date : 17.04.1997 Priority country : JP

(54) DC/DC CONVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To improve a response without lowering efficiency and to reduce the capacitance value of capacitor on the side of output.

SOLUTION: The parallel circuit of pulse width modulation type switching regulator circuit 3 and series regulator circuit 4 is provided between DC input terminals 1a and 1b and DC output terminals 2a and 2b and when the voltage at these DC output terminals 2a and 2b is higher than a prescribed voltage, this pulse width modulation type switching regulator circuit 3 is operated but when the voltage at these DC output terminals 2a and 2b is lower than the prescribed voltage, these pulse width modulation type switching regulator circuit 3 and series regulator circuit 4 are operated.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-3126

(43) 公開日 平成11年(1999) 1月6日

(51) Int.Cl.⁸

識別記号

F I

G 0 5 F 1/56

3 1 0

G 0 5 F 1/56

3 1 0 K

3 1 0 V

H 0 2 M 3/155

H 0 2 M 3/155

H

W

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平9-214860

(22) 出願日 平成9年(1997) 8月8日

(31) 優先権主張番号 特願平9-100602

(32) 優先日 平9(1997) 4月17日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 加藤 博儀

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(72) 発明者 笹木 真義

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

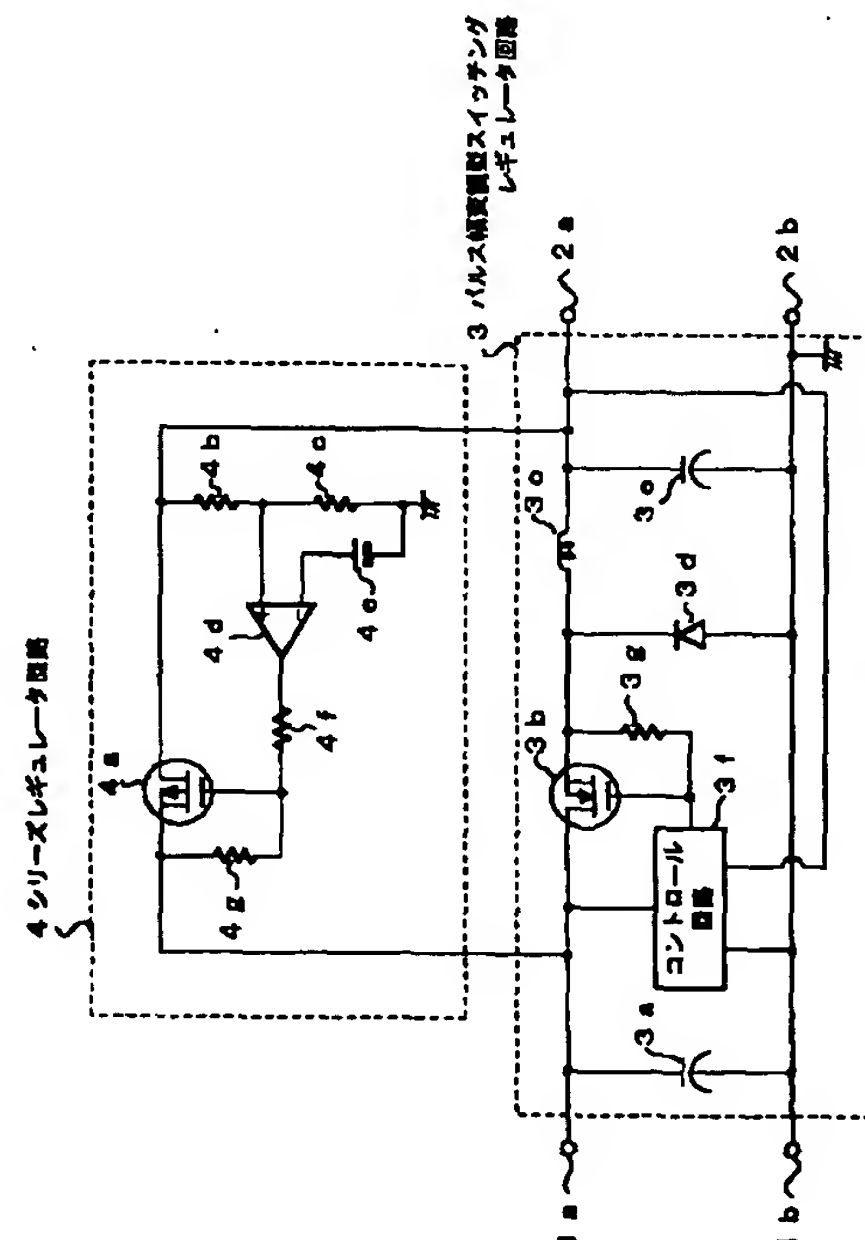
(74) 代理人 弁理士 松隈 秀盛

(54) 【発明の名称】 DC-DCコンバータ

(57) 【要約】

【課題】 効率を落とすことなくレスポンスを改善することができるようにすると共に出力側のコンデンサの容量値を小さくできるようにすることを目的とする。

【解決手段】 直流入力端子と直流出力端子との間にパルス幅変調型スイッチングレギュレータ回路及びシリーズレギュレータ回路の並列回路を設け、この直流出力端子の電圧が所定電圧より高いときは、このパルス幅変調型スイッチングレギュレータ回路を動作させるようにすると共にこの直流出力端子の電圧が所定電圧以下のときは、このパルス幅変調型スイッチングレギュレータ回路及びこのシリーズレギュレータ回路を動作させるようにしたものである。



1

【特許請求の範囲】

【請求項 1】 直流入力端子と直流出力端子との間にパルス幅変調型スイッチングレギュレータ回路及びシリーズレギュレータ回路の並列回路を設け、前記直流出力端子の電圧が所定電圧のときは、前記パルス幅変調型スイッチングレギュレータ回路を動作させるようにすると共に前記直流出力端子の電圧が前記所定電圧以下のときは前記パルス幅変調型スイッチングレギュレータ回路及び前記シリーズレギュレータ回路を動作させるようにしたことを特徴とする DC-DC コンバータ。

【請求項 2】 直流入力端子と直流出力端子との間にパルス幅変調型スイッチングレギュレータ回路及びスイッチ回路の並列回路を設け、前記直流出力端子の電圧が所定電圧のときは、前記パルス幅変調型スイッチングレギュレータ回路を動作させるようにし、前記直流出力端子の電圧が前記所定電圧以下のときは前記パルス幅変調型スイッチングレギュレータ回路を動作させるようにすると共に前記スイッチ回路をオンとするようにしたことを特徴とする DC-DC コンバータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は例えばコンピュータ機器等の急激な負荷変動を要する電源回路に使用して好適な DC-DC コンバータに関する。

【0002】

【従来の技術】 一般にコンピュータ機器等の電源回路として直流電源の電圧を所定の一定の直流電圧にする DC-DC コンバータが用いられている。この DC-DC コンバータとして従来はパルス幅変調型スイッチングレギュレータ回路（ステップダウン回路）又はシリーズレギュレータ回路が使用されていた。

【0003】

【発明が解決しようとする課題】 この従来のパルス幅変調型スイッチングレギュレータ回路（ステップダウン回路）は効率が低い特長を有するが負荷が急激に変動したとき例えば図 5 B に示す如く直流出力端子の出力電流が急激に変動、例えば $30\text{ A}/\mu\text{S}$ で 0 A から 10 A に変動したときには直流出力端子の出力電圧は図 5 A に示す如く、例えば 3 V から 2.8 V に変動する。

【0004】 このパルス幅変調型スイッチングレギュレータ回路（ステップダウン回路）のステップレスポンス（出力過渡負荷応答）を高めるためには、出力側のコンデンサの容量値を大きくする必要がある（一般に、このコンデンサの容量値は $1000\mu\text{F}$ 以上であった。）不都合があった。

【0005】 またシリーズレギュレータ回路を使用したときには、このシリーズレギュレータ回路は、このパルス幅変調型スイッチングレギュレータ回路と比較し、レスポンスは優れているが、効率の点で劣り、この為この放熱等の対策のため、この DC-DC コンバータは大型

2

化してしまう不都合があった。

【0006】 本発明は斯る点に鑑み、効率を落とすことなくレスポンスを改善することができるようにすると共に出力側のコンデンサの容量値を小さく出来るようにすることを目的とする。

【0007】

【課題を解決するための手段】 本発明 DC-DC コンバータは直流入力端子と直流出力端子との間にパルス幅変調型スイッチングレギュレータ回路及びシリーズレギュレータ回路の並列回路を設け、この直流出力端子の電圧が所定電圧より高いときは、このパルス幅変調型スイッチングレギュレータ回路を動作させるようにすると共にこの直流出力端子の電圧が所定電圧以下のときは、このパルス幅変調型スイッチングレギュレータ回路及びこのシリーズレギュレータ回路を動作させるようにしたものである。

【0008】 斯る本発明によれば、直流出力端子が緩やかな負荷変動で所定電圧のときは、効率の良いパルス幅変調型スイッチングレギュレータ回路を動作して直流出力端子に所定の直流電圧を得るようにすると共に急激な負荷変動でこの直流出力端子の電圧が所定電圧以下となったときはレスポンスの優れたシリーズレギュレータ回路も動作をしこの直流出力端子の電圧を所定の直流電圧になるようにする。直流出力端子の電圧が所定の直流電圧になると、シリーズレギュレータ回路の動作を停止するので、効率を落とすことなくレスポンスを改善でき、更に出力側のコンデンサの容量値を大きくする必要がない。

【0009】 また、本発明 DC-DC コンバータは直流入力端子と直流出力端子との間にパルス幅変調型スイッチングレギュレータ回路及びスイッチ回路の並列回路を設け、この直流出力端子の電圧が所定電圧のときはこのパルス幅変調型スイッチングレギュレータ回路を動作させるようにし、この直流出力端子の電圧がこの所定電圧以下のときはこのパルス幅変調型スイッチングレギュレータ回路を動作させるようにすると共にこのスイッチ回路をオンとするようにしたものである。

【0010】 斯る本発明によれば、直流出力端子が緩やかな負荷変動で所定電圧のときは、効率の良いパルス幅変調型スイッチングレギュレータ回路を動作して直流出力端子に所定の直流電圧を得るようにし、急激な負荷変動でこの直流出力端子の電圧が所定電圧以下となったときはレスポンスの優れたスイッチ回路をオンとし、この直流出力端子の電圧を所定の直流電圧になるようにする。

【0011】 この直流出力端子の電圧が所定の直流電圧になると、このスイッチ回路がオフするので、効率を落とすことなくレスポンスを改善でき、更に出力側のコンデンサの容量を大きくする必要がない。

【0012】

3

【発明の実施の形態】以下図面を参照して本発明DC-DCコンバータの実施の形態の例につき説明する。図1において、1a, 1bは直流電源よりの直流電圧例えば5Vが供給される直流入力端子を示し、また2a, 2bは一定の直流電圧例えば3Vを得るようにした直流出力端子を示す。

【0013】本例においては、この直流入力端子1a, 1bと直流出力端子2a, 2bとの間にパルス幅変調型スイッチングレギュレータ回路3及びシリーズレギュレータ回路4の並列回路を設ける。

【0014】図1例においては、他方の直流入力端子1b及び他方の直流出力端子2bを互いに接続すると共に接地する。本例においては、一方の直流入力端子1aを平滑用のコンデンサ3aを介して他方の直流入力端子1bに接続する。

【0015】また、この一方の直流入力端子1aをパルス幅変調型スイッチングレギュレータ回路（ステップダウン回路）3を構成するN型の電界効果トランジスタ3bのソースに接続する。この電界効果トランジスタ3bのドレインをチョークコイル3cを介して一方の直流出力端子2aに接続する。

【0016】この電界効果トランジスタ3bのドレインとこのチョークコイル3cとの接続点をフライホイールダイオード3dを介して他方の直流出力端子2bに接続すると共にこのチョークコイル3cとこの一方の直流出力端子2aとの接続点を平滑用のコンデンサ3eを介してこの他方の直流出力端子2bに接続する。

【0017】また、この一方の直流出力端子2aに得られる直流電圧をコントロール回路3fに供給する。このコントロール回路3fはこの供給される直流電圧に応じたパルス幅の所定周期の制御信号を発生するようになされたパルス幅変調回路より成るものである。このコントロール回路3fとしては例えばパルス幅変調回路より成る制御ICを使用する。

【0018】このコントロール回路3fの出力側に得られるパルス幅変調された所定周期の制御信号を電界効果トランジスタ3bのゲートに供給してこの電界効果トランジスタ3bをスイッチングする如くする。またこの電界効果トランジスタ3bのゲートを抵抗器3gを介して、この電界効果トランジスタ3bのドレインに接続する。

【0019】この本例のパルス幅変調型スイッチングレギュレータ回路3においては一方の直流出力端子2aに得られる直流電圧に応じたパルス幅の所定周期の制御信号で電界効果トランジスタ3bをスイッチングし、この電界効果トランジスタ3bのドレインに得られる信号をフライホイールダイオード3d, チョークコイル3c及びコンデンサ3eで平滑するようにしているので、この直流出力端子2a, 2bに所定電圧例えば3Vの直流電圧を得ることができる。

4

【0020】この場合、このパルス幅変調型スイッチングレギュレータ回路3はこの効率が良い。

【0021】また、この一方の直流入力端子1aをシリーズレギュレータ回路4を構成するP型の電界効果トランジスタ4aのソースに接続し、この電界効果トランジスタ4aのドレインを一方の直流出力端子2aに接続する。

【0022】この電界効果トランジスタ4aのドレインとこの一方の直流出力端子2aとの接続点を抵抗器4b及び4cの直列回路を介して接地し、この抵抗器4b及び4cの接続点を演算増幅回路4dの非反転入力端子（+）に接続すると共にこの演算増幅回路4dの反転入力端子（-）を基準電圧 V_{REF} の電池4eを介して接地する。

【0023】本例においては、この基準電圧 V_{REF} をこの一方の直流出力端子2aが所定の電圧例えば3Vよりやや低い電圧例えば2.95V以下となったときにこの演算増幅回路4dの出力側にこの電界効果トランジスタ4aが導通する電圧の制御信号が得られる如くする。

【0024】この演算増幅回路4dの出力端子を抵抗器4fを介して、この電界効果トランジスタ4aのゲートに接続し、またこの電界効果トランジスタ4aのゲートを抵抗器4gを介してこの電界効果トランジスタ4aのソースに接続する。

【0025】この本例のシリーズレギュレータ回路4においては、一方の直流出力端子2aに得られる直流電圧が所定の電圧例えば3Vよりもやや低い電圧例えば2.95V以下となったときに動作し、この一方の直流出力端子2aに得られる電圧が所定の電圧例えば3Vよりもやや低い電圧例えば2.95Vになる如くしたものである。

【0026】この場合このシリーズレギュレータ回路4はレスポンスに優れており、この一方の直流出力端子2aに得られる直流電圧が所定の電圧例えば3Vよりもやや低い電圧例えば2.95V以下となったときは、この一方の直流出力端子2aの電圧が直ちにこの所定の電圧例えば3Vよりもやや低い電圧例えば2.95Vになる如く動作する。

【0027】本例は上述の如く構成されているのでこの一方の直流出力端子2aの直流電圧が所定の電圧例えば3Vよりやや低い電圧例えば2.95Vよりも高いときは、シリーズレギュレータ回路4の電界効果トランジスタ4aは不導通となるので、このときは効率の良いパルス幅変調型スイッチングレギュレータ回路3のみが動作して直流出力端子2a, 2bに所定の直流電圧例えば3Vの一定電圧を得ることができる。

【0028】また図2Bに示す如く直流出力端子2a, 2bの出力電流が急激に変動例えば30A/ μ Sで0Aから10Aまで変動したときにおいて、この一方の直流出力端子2aの電圧が所定電圧例えば3Vよりやや低い

5

例えば2.95V以下となったときは、レスポンスの優れたシリーズレギュレータ回路4も動作をするので、図2Aに示す如く、直流出力端子2a, 2bの電圧を直ちにこのシリーズレギュレータ回路4で決る所定電圧例えば3Vよりやや低い例えば2.95Vの一定電圧となる。

【0029】その後この直流出力端子2a, 2bの電圧がこの所定電圧例えば3Vよりやや低い電圧例えば2.95Vより高くなったときは再びシリーズレギュレータ回路4は不動作となり、電圧変換効率の良いパルス幅変調型スイッチングレギュレータ回路3のみが動作し、この直流出力端子2a, 2bの電圧を所定電圧例えば3Vの一定電圧とする如くする。

【0030】従って本例によれば効率を落とすことなくレスポンスを改善できる利益がある。

【0031】また本例によれば直流出力端子2a, 2bの電圧が低下したときにシリーズレギュレータ回路4が動作し、この直流出力端子2a, 2bの電圧を直ちにこのシリーズレギュレータ回路4で決る所定電圧例えば2.95Vとするのでコンデンサ3eの容量を小さく例えば従来の1/2とすることができる。

【0032】また、図3は本発明の他の例を示す。この図3例につき説明するに、図1例に対応する部分には同一符号を付して示す。本例においては、この直流入力端子1a, 1bと直流出力端子2a, 2bとの間にパルス幅変調型スイッチングレギュレータ回路3及びスイッチ回路10の並列回路を設ける。

【0033】図3例においては、他方の直流入力端子1b及び他方の直流出力端子2bを互いに接続すると共に接地する。本例においては、一方の直流入力端子1aを平滑用のコンデンサ3aを介して他方の直流入力端子1bに接続する。

【0034】また、この一方の直流入力端子1aをパルス幅変調型スイッチングレギュレータ回路（ステップダウン回路）3を構成するN型の電界効果トランジスタ3bのソースに接続する。この電界効果トランジスタ3bのドレインをチョークコイル3cを介して一方の直流出力端子2aに接続する。

【0035】この電界効果トランジスタ3bのドレインとこのチョークコイル3cとの接続点をフライホイールダイオード3dを介して他方の直流出力端子2bに接続すると共にこのチョークコイル3cとこの一方の直流出力端子2aとの接続点を平滑用のコンデンサ3eを介してこの他方の直流出力端子2bに接続する。

【0036】また、この一方の直流出力端子2aに得られる直流電圧をコントロール回路3fに供給する。このコントロール回路3fはこの供給される直流電圧に応じたパルス幅の所定周期の制御信号を発生するようになされたパルス幅変調回路より成るものである。このコントロール回路3fとしては例えばパルス幅変調回路より成

6

る制御ICを使用する。

【0037】このコントロール回路3fの出力側に得られるパルス幅変調された所定周期の制御信号を電界効果トランジスタ3bのゲートに供給してこの電界効果トランジスタ3bをスイッチングする如くする。またこの電界効果トランジスタ3bのゲートを抵抗器3gを介して、この電界効果トランジスタ3bのドレインに接続する。

【0038】この本例のパルス幅変調型スイッチングレギュレータ回路3においては一方の直流出力端子2aに得られる直流電圧に応じたパルス幅の所定周期の制御信号で電界効果トランジスタ3bをスイッチングし、この電界効果トランジスタ3bのドレインに得られる信号をフライホイールダイオード3d, チョークコイル3c及びコンデンサ3eで平滑するようにしているので、この直流出力端子2a, 2bに所定電圧例えば3Vの直流電圧を得ることができる。

【0039】この場合、このパルス幅変調型スイッチングレギュレータ回路3はこの効率は良い。

【0040】また、この一方の直流入力端子1aをスイッチ回路10を構成するP型の電界効果トランジスタ10aのソースに接続し、この電界効果トランジスタ10aのドレインを一方の直流出力端子2aに接続する。

【0041】この電界効果トランジスタ10aのドレインとこの一方の直流出力端子2aとの接続点を抵抗器10b及び10cの直列回路を介して接地し、この抵抗器10b及び10cの接続点をコンパレータを構成する演算増幅回路10dの非反転入力端子（+）に接続すると共にこの演算増幅回路10dの反転入力端子（-）を基準電圧 V_{REF} の電池10eを介して接地する。

【0042】本例においては、この基準電圧 V_{REF} をこの一方の直流出力端子2aが所定の電圧例えば3Vよりやや低い電圧例えば2.95V以下となったときにこの演算増幅回路10dの出力側にこの電界効果トランジスタ10aが導通する電圧の制御信号が得られる如くする。この演算増幅回路10dの出力端子を抵抗器10fを介して、この電界効果トランジスタ10aのゲートに接続する。

【0043】この本例のスイッチ回路10においては、一方の直流出力端子2aに得られる直流電圧が所定の電圧例えば3Vよりもやや低い電圧例えば2.95V以下となったときオン（導通）し、この一方の直流出力端子2aに得られる電圧が所定の電圧例えば3Vよりもやや低い電圧例えば2.95Vになる如くしたものである。

【0044】この場合このスイッチ回路4はレスポンスに優れており、この一方の直流出力端子2aに得られる直流電圧が所定の電圧例えば3Vよりもやや低い電圧例えば2.95V以下となったときは、この一方の直流出力端子2aの電圧が直ちにこの所定の電圧例えば3Vよ

7

りもやや低い電圧例えば 2.95 V になる如く動作する。

【0045】本例は上述の如く構成されているのでこの一方の直流出力端子 2 a の直流電圧が所定の電圧例えば 3 V よりやや低い電圧例えば 2.95 V よりも高いときは、スイッチ回路 10 の電界効果トランジスタ 10 a は不導通（オフ）となるので、このときは効率の良いパルス幅変調型スイッチングレギュレータ回路 3 のみが動作して直流出力端子 2 a, 2 b に所定の直流電圧例えば 3 V の一定電圧を得ることができる。

【0046】また図 4 B に示す如く直流出力端子 2 a, 2 b の出力電流が急激に変動例えば $30\text{ A}/\mu\text{S}$ で 0 A から 10 A まで変動したときにおいて、この一方の直流出力端子 2 a の電圧が所定電圧例えば 3 V よりやや低い例えば 2.95 V 以下となったときは、レスポンスの優れたスイッチ回路 10 の電界効果トランジスタ 10 a がオンするので、図 4 A に示す如く、直流出力端子 2 a, 2 b の電圧を直ちにこのスイッチ回路 10 で決る所定電圧例えば 3 V よりやや低い例えば 2.95 V の電圧となる。

【0047】その後この直流出力端子 2 a, 2 b の電圧がこの所定電圧例えば 3 V よりやや低い電圧例えば 2.95 V より高くなったときは再びスイッチ回路 10 の電界効果トランジスタ 10 a がオフ（不導通）となり、電圧変換効率の良いパルス幅変調型スイッチングレギュレータ回路 3 のみが動作し、この直流出力端子 2 a, 2 b の電圧を所定電圧例えば 3 V の一定電圧とする如くする。

【0048】従って本例によっても図 1 例と同様に効率を落とすことなくレスポンスを改善できる利益がある。

【0049】また本例によれば直流出力端子 2 a, 2 b の電圧が低下したときにスイッチ回路 10 の電界効果トランジスタ 10 a がオンし、この直流出力端子 2 a, 2

8

b の電圧を直ちにこのスイッチ回路 10 で決る所定電圧例えば 2.95 V とするのでコンデンサ 3 e の容量を小さく例えば従来の $1/2$ とすることができる。

【0050】尚、本発明は上述実施例に限ることなく本発明の要旨を逸脱することなく、その他種々の構成が採り得ることは勿論である。

【0051】

【発明の効果】本発明によれば、効率を落とすことなくレスポンスを改善できる利益がある。

【0052】また本発明によれば直流出力端子の電圧が低下したときにシリーズレギュレータ回路が動作し、この直流出力端子の電圧は直ちにこのシリーズレギュレータ回路で決る所定電圧となるので、出力側のコンデンサの容量値を小さくできる利益がある。

【図面の簡単な説明】

【図 1】本発明 DC-DC コンバータの例を示す構成図である。

【図 2】本発明の説明に供する線図である。

【図 3】本発明の他の例を示す構成図である。

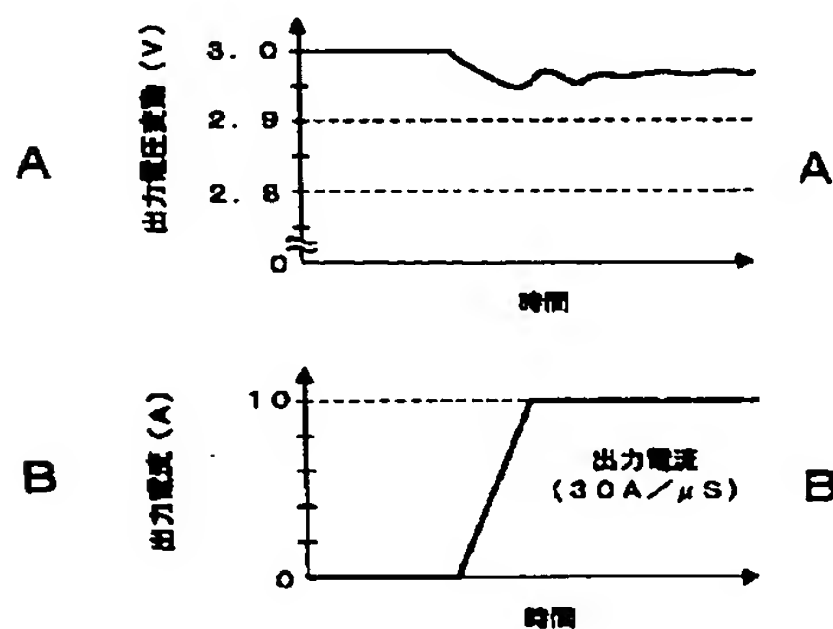
20 【図 4】図 3 の説明に供する線図である。

【図 5】従来の説明に供する線図である。

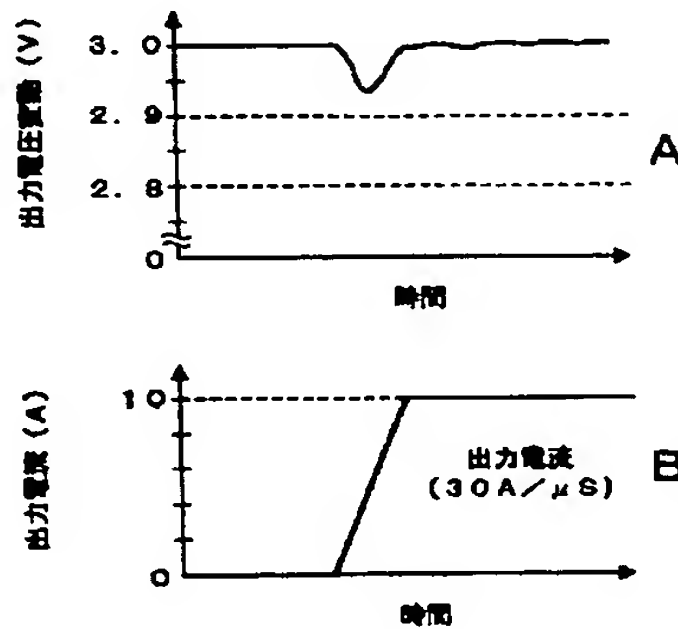
【符号の説明】

1 a, 1 b …… 直流入力端子、2 a, 2 b …… 直流出力端子、3 …… パルス幅変調型スイッチングレギュレータ回路、3 a, 3 e …… コンデンサ、3 b …… N 型電界効果トランジスタ、3 c …… チョークコイル、3 d …… フライホイールダイオード、3 f …… コントロール回路、4 …… シリーズレギュレータ回路、4 a …… P 型電界効果トランジスタ、4 b, 4 c …… 抵抗器、4 d …… 演算増幅回路、4 e …… 電池、10 …… スwitch回路、10 a …… P 型電界効果トランジスタ、10 b, 10 c, 10 f …… 抵抗器、10 d …… コンパレータ、10 e …… 電池

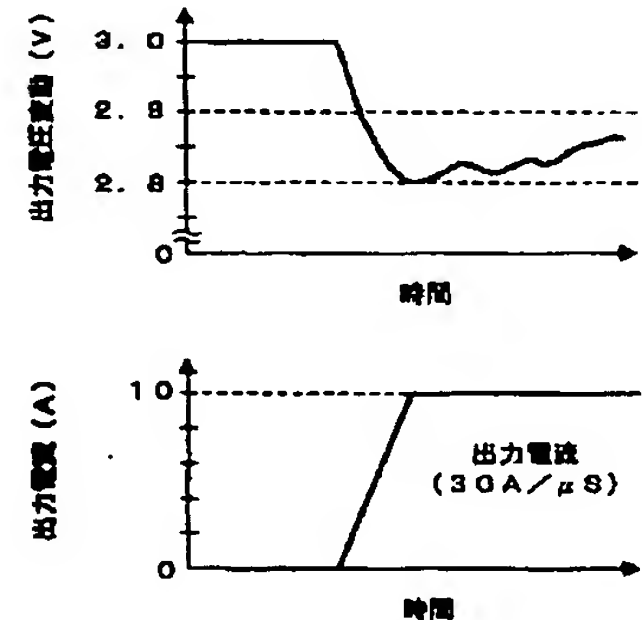
【図 2】



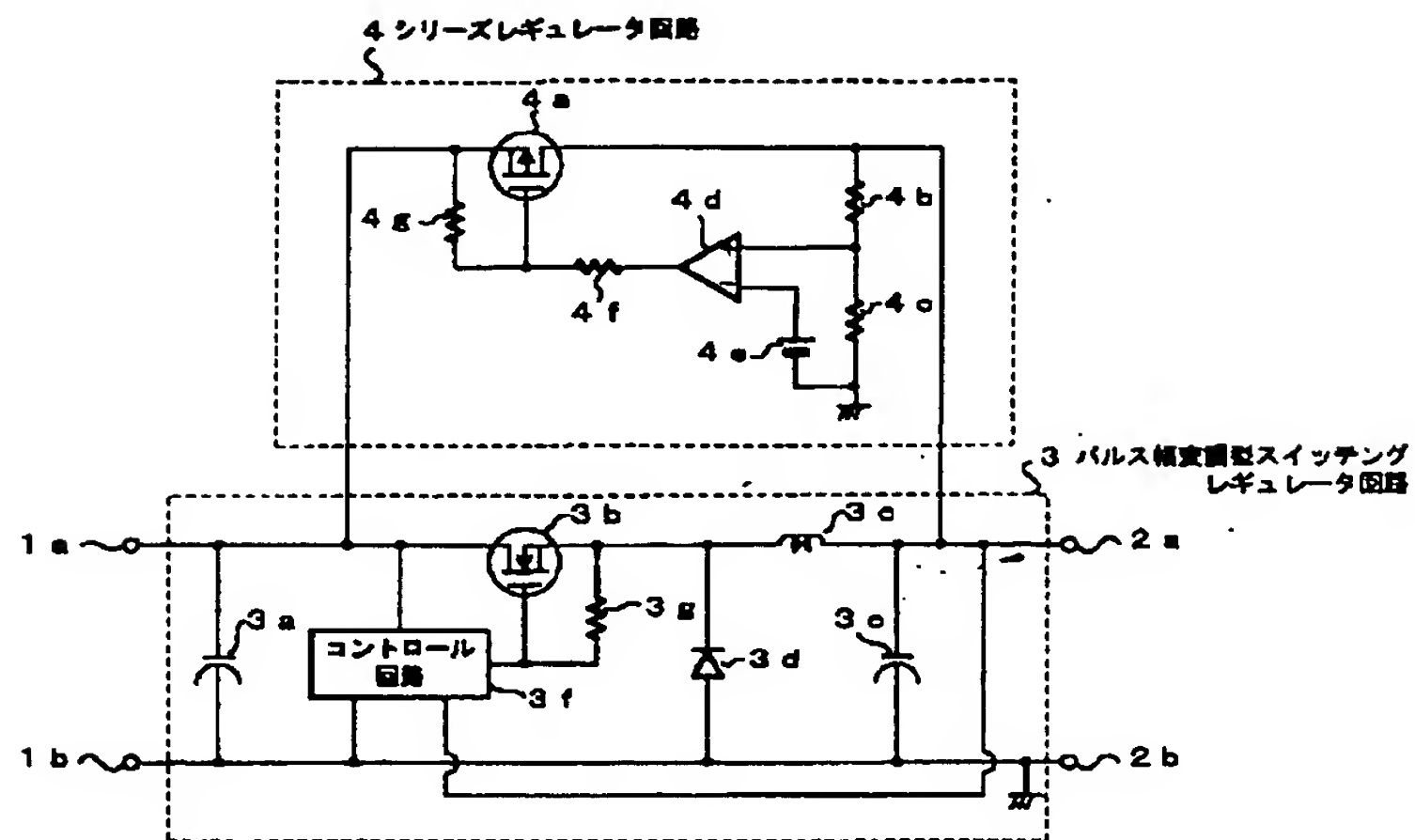
【図 4】



【図 5】



【図 1】



【図 3】

